

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-051883

(43)Date of publication of application : 23.02.2001

(51)Int.Cl.

G06F 12/00

G06K 19/073

(21)Application number : 11-228874

(71)Applicant : NEC CORP

(22)Date of filing : 12.08.1999

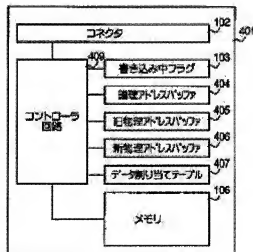
(72)Inventor : TSUBURAYA SHIGETO

(54) METHOD FOR SELF-RESTORATION BY NONVOLATILE MEMORY AND NOVOLATILE MEMORY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To enable automatic restoration to the state before writing at next start time if a process ends halfway in the writing due to abnormality such as a power failure.

SOLUTION: Prior to a process for writing data, a logical address, an old physical address before data rewriting, and a newly assigned physical address are stored in a logical address buffer 404, an old physical address buffer 405, and a new physical address buffer 406 and after an in-writing flag 103 is set, the data are written to a memory 106; and a data allocation table 407 is updated after the writing is completed, and the in-writing flag 103 is made ineffective. Consequently, if writing ends halfway due to a power failure, etc., restoration to the state before the writing can be done at next start time.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]According to a logical address of data written in nonvolatile memory having been specified, The old physical address and the intact new physical address to which said logical address is assigned are searched with a management table, While storing said logical address, the old physical address, and a new physical address in a logical address storing means, the old physical address storing means, and a new physical address storing means, respectively, After validating a flag during writing, said data is written in said new physical address of said nonvolatile memory, Said logical address currently assigned to said old physical address after write-in completion to an unused state. It controls to repeal a flag during said writing, while updating said management table so that said logical address may be assigned to said new physical address, At the time of a reboot of said nonvolatile memory, during said writing, when a flag is effective, a logical address currently assigned to the new physical address stored in said new physical address storing means to an unused state. After updating said management table so that a logical address currently assigned to the old physical address stored in said old physical address storing means may be returned to said logical address stored in said logical address storing means, A self-repair method in nonvolatile memory controlling to repeal a flag during said writing.

[Claim 2]A self-repair method in the nonvolatile memory according to claim 1, wherein said nonvolatile memory is a memory card, a hard disk drive, or an optical disk unit.

[Claim 3]In a nonvolatile memory apparatus with a self-repair function restored to a state in front of data writing at the time of re-starting when power off and an abnormal occurrence stop writing in data writing, A nonvolatile storage means which memorizes data, and a data writing means which writes data in said nonvolatile storage means, A logical address storing means which stores a logical address of data which wrote in said nonvolatile storage means and was specified, A management table showing a quota state with a physical address which shows a actual storing position of said logical address and said nonvolatile storage means, A function to search with said management table the old physical address and the new physical address of an unused state which were assigned to said logical address, . [whether said logical address assigned to said old physical address is returned to an unused state, and said new physical address is assigned to said logical address, and] Or a management table control means which has a function which updates said management table so that said logical address which assigned said old physical address to said logical address from an unused state, and was assigned to said new physical address may be returned to an unused state, The old physical address storing means which stores said old physical address, and a new physical address storing means which stores said new physical address, A flag in data writing which inside of data writing holds validity to said nonvolatile storage means by said data writing means, and holds invalidity by write-in completion, When a flag in said data writing holds validity at the time of a reboot of said

nonvolatile memory, While returning said logical address assigned to said new physical address to an unused state, While directing to update a management table to a management table control means so that assignment of said old physical address may be returned to a logical address stored in said buffer memory storing means from an unused state, A nonvolatile-with self-repair function memory apparatus which possesses at least a data restoration control means controlled to repeal a flag in said data writing.

[Claim 4]The nonvolatile memory apparatus according to claim 3, wherein said nonvolatile memory is an IC memory, a hard disk drive, or an optical disk unit.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the self-repair method in the nonvolatile memory which saves various data, and a nonvolatile memory apparatus.

[0002]

[Description of the Prior Art]Conventionally, in the nonvolatile memory represented by the flash plate ATA card, when abnormalities, such as insert and remove of power off or a card, occur in the middle of write-in, The written content including a management domain became inaccurate, and there was a problem that it becomes a cause, and access became impossible to nonvolatile memory, or this had an adverse effect to a host system.

[0003]

[Problem to be solved by the invention]In light of the above-mentioned problems, even when processing is ended by a certain abnormalities in the middle of write-in [to nonvolatile memory], this invention, It aims at providing the self-repair method of the nonvolatile memory which writes in an internal state automatically at the time of next starting of nonvolatile memory, and is restored to a front state, and a nonvolatile memory apparatus.

[0004]

[Means for solving problem]To achieve the above objects, the invention according to claim 1, According to the logical address of the data written in nonvolatile memory having been specified, The old physical address and the intact new physical address to which said logical address is assigned are searched with a management table, While storing said logical address, the old physical address, and a new physical address in a logical address storing means, the old physical address storing means, and a new physical address storing means, respectively, After validating a flag during writing, said data is written in said new physical address of said nonvolatile memory, Said logical address currently assigned to said old physical address after write-in completion to an unused state. It controls to repeal a flag during said writing, while updating said management table so that said logical address may be assigned to said new physical address, At the time of the reboot of said nonvolatile memory, during said writing, when a flag is effective, the logical address currently assigned to the new physical address stored in said new physical address storing means to an unused state. After updating said management table so that the logical address currently assigned to the old physical address stored in said old physical address storing means may be returned to said logical address stored in said logical address storing means, It controls to repeal a flag during said writing.

[0005]In the self-repair method in the nonvolatile memory according to claim 1, the invention according to claim 2 is characterized by said nonvolatile memory being a memory card, a hard disk drive, or an optical disk unit.

[0006]In a nonvolatile memory apparatus with the self-repair function restored to the state in front of data writing at the time of re-starting when the invention according to claim 3 stops writing by power off or abnormal occurrence in data writing, The nonvolatile storage means which memorizes data, and the data writing means which writes data in said nonvolatile storage means, The logical address storing means which stores the logical address of data which wrote in said nonvolatile storage means and was specified, The management table showing a quota state with the physical address which shows the actual storing position of said logical address and said nonvolatile storage means, The function to search with said management table the old physical address and the new physical address of an unused state which were assigned to said logical address, . [whether said logical address assigned to said old physical address is returned to an unused state, and said new physical address is assigned to said logical address, and] Or the management table control means which has a function which updates said management table so that said logical address which assigned said old physical address to said logical address from the unused state, and was assigned to said new physical address may be returned to an unused state, The old physical address storing means which stores said old physical address, The new physical address storing means which stores said new physical address, and the flag in data writing which the inside of data writing holds validity to said nonvolatile storage means by said data writing means, and holds invalidity by write-in completion, When the flag in said data writing holds validity at the time of the reboot of said nonvolatile memory, While returning said logical address assigned to said new physical address to an unused state, While directing to update a management table to a management table control means so that assignment of said old physical address may be returned to the logical address stored in said buffer memory storing means from the unused state, The data restoration control means controlled to repeal the flag in said data writing is provided at least.

[0007]The invention according to claim 4 is characterized by said nonvolatile memory being an IC memory, a hard disk drive, or an optical disk unit in the nonvolatile memory apparatus according to claim 3.

[0008]

[Mode for carrying out the invention]Hereafter, a self-repair method of nonvolatile memory by an embodiment of the invention and a nonvolatile memory apparatus are explained with reference to drawing 1. Drawing 1 is a block diagram of a memory card by the embodiment. In drawing 1, it is a connector for 101 to connect with a memory card and for 102 connect with external read-out / write-in vessel. 103 is a flag during writing which comprises 1 bit of nonvolatile memory which displays under writing to the memory 106. An address buffer which comprises nonvolatile memory for 104 to memorize the contents of an address which can specify all the fields which exist in an inside of the memory card 101, and 105 are data buffers which comprise nonvolatile memory for memorizing data of one batch of the memory 106.

[0009]The memory 106 is the nonvolatile memory for memorizing the data with which management data required in order to manage data to save originally inside the memory card 101 and object data was aligned. If management data contains redundant data required for the error correction of the number of times of rewriting of a memory, or data and management data has generally mistaken it, it will be thought that it has a serious adverse effect for operation of memory card 101 the very thing and reliability. 107 is a controller circuit which controls each part of the memory card 101.

[0010]Next, data writing operation of the embodiment of this invention is explained with reference to drawing 1 and drawing 2. Drawing 2 is a flow chart which shows the usual data writing processing in the memory card 101 of drawing 1. In performing data writing to the memory card 101, the address which specifies the object domain of the memory 106 in the memory card 101 is specified from writing / read-out machine (S202). The controller circuit 107 sets the specified address as the address buffer 104 (S203). A write command is published from writing / read-out machine in this

state (S204).

[0011]After the controller circuit 107 receives a write command, it reads the data currently written in the field of the memory 106 which the address buffer 104 shows, and evacuates it to the data buffer 105 (S205). The flag 103 is set as an effective state during the writing which shows that it is under writing (S206). And the data received from writing / read-out machine is written in the field of the memory 106 which the address buffer 104 shows (S207). After the above operation is completed, the flag 103 is made into an invalid state during writing (S208).

[0012]Next, the operation at the time of starting of the memory card of this embodiment (power up) is explained with reference to drawing 3. Drawing 3 is a flow chart which shows the processing at the time of starting in the memory card of this embodiment. If the power supply to the memory card 101 is switched on (S301), in order to make the inside of the memory card 101 into an operation enabling way, various kinds of initial setting will be performed (S302). When checking the state of the flag 103 during writing (S303) and having become an invalid state after initial setting is completed, it will be in the processor-limited state from writing / read-out machine as it is (S305). When the flag 103 is an effective state during writing, the contents of the data buffer 105 are restored to the field of the memory 106 which the address buffer 104 shows (S304), and it will be in the processor-limited state from writing / read-out machine (S305).

[0013]Next, other embodiments of this invention are described with reference to drawing 4. Drawing 4 is a block diagram showing the composition of the memory card of this embodiment. In drawing 4, identical codes are given to drawing 1 and identical parts, and the explanation is omitted. 401 is a memory card and 404 is a logic address buffer which stores the address (logical address) which specifies the field of the memory 106 from external writing / read-out machine. 405 is the old physics address buffer which stores the physical address of the memory 106 which stored the old data before data rewriting assigned to the specified logical address. 406 is a new physics address buffer which stores the physical address of the memory 106 newly allocated to the logical address, in order to write in the data from writing / read-out machine. 407 is a data quota table for managing assignment with the physical address which shows the logical address specified from writing / read-out machine, and a actual data storage position. 409 is a controller circuit which controls each part of the memory card 401.

[0014]Next, the method for managing dynamically assignment with the physical address which memorizes the data of the memory 106 of the logical address specified from writing / read-out machine and the memory card 401 in this embodiment is explained with reference to drawing 4 and drawing 5. Drawing 5 is a figure showing the composition of the data quota table 407 of drawing 4. The data quota table 407 of drawing 4 has the capacity which can store all the logical addresses assigned to the address numbers of all the fields of the memory card 401. In this embodiment, as shown in drawing 5, when the logical address "9999" which does not exist actually to arbitrary physical addresses is stored in the data quota table 407, it is shown that the memory area equivalent to the target physical address is not used. That is, when "311" is written in as a logical address and it specifies as an object, the physical address inside the memory card 401 "0" writes in actually, and it becomes the target field. Since "9999" is set to the physical address "1" as a logical address, the memory area which a physical address "1" shows will be used.

[0015]Next, operation of this embodiment is explained with reference to drawing 4, drawing 5, and drawing 6. Drawing 6 is a flow chart which shows processing at the time of data writing of drawing 4. In drawing 6, a logical address which writes in data from writing / read-out machine is specified (S602). The controller circuit 409 stores a specified logical address in the logic address buffer 404 (S603). Next, the controller circuit 409 searches for a physical address (the old physical address) which a specified logical address shows, and one physical address (new physical address) which is not used with reference to the data quota table 407 (S604). And the old physical address and new

physical address for which it searched are stored in the old physics address buffer 405 and the new physics address buffer 406, respectively (S605). After storing is completed, the flag 103 is set as an effective state during writing (S606).

[0016]Next, data received from writing / read-out machine is written in a memory area which the new physics address buffer 406 shows (S607). And an update process of the data quota table 407 is performed (S608). This update process specifically makes a value of a logical address assigned to a physical address of the data quota table 407 which the old physics address buffer 405 shows an unused state "9999", A value of a logical address assigned to a physical address of the data quota table 407 which the new physics address buffer 406 shows is changed into a value which the logic address buffer 404 shows. Finally, the flag 403 will be set as an invalid state during writing, and writing processing will carry out normal termination (S609).

[0017]Next, operation at the time of starting of the memory card 401 of this embodiment (power up) is explained with reference to drawing 4, drawing 5, and drawing 7. Drawing 7 is a flow chart which shows processing at the time of starting of this embodiment. First, an injection of a power supply to the memory card 401 will perform initialization of the memory card 401 (S702). Next, a state of the flag 403 is checked during writing (S703), and, in the case of an invalid state, it becomes with a processor limited from writing / read-out machine as it is (S705). In the case of an effective state, restoration processing is performed in order to show that writing is interrupted during the last writing (S704). This restoring method makes a logical address which a physical address of the data quota table 407 which the new physics address buffer 406 shows was assigned an unused state "9999". It completes by making a logical address which a physical address of the data quota table 407 which the old physics address buffer 405 shows simultaneously was assigned into a value which the logic address buffer 404 shows.

[0018]Although a case of a memory card was explained in each above-mentioned embodiment, this invention can apply this invention, also when nonvolatile storage media, such as a hard disk drive, an optical disk unit, etc. besides an IC memory, are used for nonvolatile memory at large.

[0019]

[Effect of the Invention]As explained above, according to this invention, the data quota table which manages a logical address and a physical address is provided. The physical address for writing in a logical address, the physical address before a data rewrite, and the newly assigned data in advance of the writing processing of data. While storing in a logic address buffer, the old physics address buffer, and a new physics address buffer, respectively, after validating a flag during writing, write data is written in a memory, while updating a data quota table after write-in completion, it writes in, and an inside flag is repealed. As a result, when writing is completed on the way by power off etc. and a memory card is re-started next, it becomes possible to restore to the state before the write-in execution which checked the state of the flag during writing and was interrupted.

[Translation done.]

(51) Int.Cl. ⁷	識別符号	F I	テマコード [*] (参考)
G 0 6 F 12/00	5 3 1	G 0 6 F 12/00	5 3 1 R 5 B 0 3 5
	5 4 2		5 4 2 M 5 B 0 8 2
G 0 6 K 19/073		G 0 6 K 19/00	P

審査請求 有 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平11-228874

(22) 出願日 平成11年8月12日 (1999.8.12)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 円谷 成人

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100108578

弁理士 高橋 聖男 (外3名)

Fターム(参考) 5B035 AA11 B809 CA34

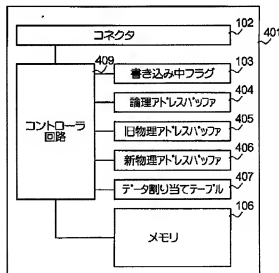
5B082 DB05 DC05 JA04 JA08 JA11

(54) 【発明の名称】 不揮発性メモリにおける自己修復方法および不揮発性メモリ装置

(57) 【要約】

【課題】 電源断等の異常により書き込み途中で処理を終了した場合、次回起動時に自動的に書き込み前の状態に復元する不揮発性メモリの自己修復方法および不揮発性メモリ装置を提供する。

【解決手段】 データの書き込み処理に先立ち、論理アドレスとデータ書き換え前の旧物理アドレスと新たに割り当てた新物理アドレスを、それぞれ論理アドレスバッファ404、旧物理アドレスバッファ405、新物理アドレスバッファ406に格納するとともに、書き込み中フラグ103を有効にしてからデータをメモリ106に書き込み、書き込み完了後にデータ割り当てテーブル407を更新するとともに書き込み中フラグ103を無効にする。その結果、電源断等により書き込みが途中で終了した場合、次回起動時に書き込み前の状態に復元できる。



【特許請求の範囲】

【請求項 1】 不揮発性メモリへ書き込むデータの論理アドレスが指定されたことに応じて、前記論理アドレスが割り当てられている旧物理アドレスおよび未使用の新物理アドレスを管理テーブルで検索し、前記論理アドレス、旧物理アドレスおよび新物理アドレスをそれぞれ論理アドレス格納手段、旧物理アドレス格納手段および新物理アドレス格納手段に格納するとともに、書き込み中フラグを有効にした後に前記データを前記不揮発性メモリの前記新物理アドレスに書き込み、書き込み完了後に前記旧物理アドレスに割り当てられている前記論理アドレスを未使用状態に、前記新物理アドレスに前記論理アドレスを割り当てるように前記管理テーブルを更新するとともに前記書き込み中フラグを無効にするように制御し、

また、前記不揮発性メモリの再起動時に、前記書き込み中フラグが有効である場合には、前記新物理アドレス格納手段に格納されている新物理アドレスに割り当てられている論理アドレスを未使用状態に、前記旧物理アドレス格納手段に格納されている旧物理アドレスに割り当てられている論理アドレスを前記論理アドレス格納手段に格納されている前記論理アドレスに戻すように前記管理テーブルを更新した後に、前記書き込み中フラグを無効にするように制御することを特徴とする不揮発性メモリにおける自己修復方法。

【請求項 2】 前記不揮発性メモリは、メモリカードまたはハードディスク装置または光ディスク装置であることを特徴とする請求項 1 に記載の不揮発性メモリにおける自己修復方法。

【請求項 3】 データ書き込み中に電源断や異常発生により書き込みを中止した場合、再立ち上げ時にデータ書き込み前の状態に復元する自己修復機能付きの不揮発性メモリ装置において、

データを記憶する不揮発性記憶手段と、
前記不揮発性記憶手段にデータを書き込むデータ書き込み手段と、

前記不揮発性記憶手段へ書き込み指定されたデータの論理アドレスを格納する論理アドレス格納手段と、
前記論理アドレスと前記不揮発性記憶手段の実際の格納位置を示す物理アドレスとの割り当て状態を示す管理テーブルと、

前記論理アドレスに割り当てられた旧物理アドレスと未使用状態の新物理アドレスを前記管理テーブルで検索する機能と、前記旧物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻し前記新物理アドレスを前記論理アドレスに割り当てるか、または前記旧物理アドレスを未使用状態から前記論理アドレスに割り当て前記新物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻すように前記管理テーブルを更新する機能とを有する管理テーブル制御手段と、

前記旧物理アドレスを格納する旧物理アドレス格納手段と、

前記新物理アドレスを格納する新物理アドレス格納手段と、

前記データ書き込み手段により前記不揮発性記憶手段にデータ書き込み中は有効を保持し、書き込み完了で無効を保持するデータ書き込み中フラグと、

前記不揮発性メモリの再起動時に、前記データ書き込み中フラグが有効を保持している場合には、前記新物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻すとともに、前記旧物理アドレスの割り当てを未使用状態から前記バッファメモリ格納手段に格納された論理アドレスに戻すように管理テーブルを更新するように管理テーブル制御手段に指示するとともに、前記データ書き込み中フラグを無効にするように制御するデータ復元制御手段と、

を少なくとも具備してなる自己修復機能付き不揮発性メモリ装置。

【請求項 4】 前記不揮発性メモリは、I Cメモリまたはハードディスク装置または光ディスク装置であることを特徴とする請求項 3 に記載の不揮発性メモリ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、各種データを保存する不揮発性メモリにおける自己修復方法および不揮発性メモリ装置に関する。

【0002】

【従来の技術】従来、フラッシュ A T A カードに代表される不揮発性メモリにおいて、書き込み途中にて電源断あるいはカードの挿抜などの異常が発生した場合には、管理領域を含めた書き込み内容が不正になつてしまい、これが原因となり不揮発性メモリに対してアクセスができなくなったり、あるいは上位システムに対して悪影響を与えるという問題があった。

【0003】

【発明が解決しようとする課題】本発明は、上記の問題に鑑みてなされたもので、何らかの異常により不揮発性メモリへの書き込み途中で処理を終了した場合でも、不揮発性メモリの次回起動時に自動的に内部状態を書き込み前の状態に復元する不揮発性メモリの自己修復方法および不揮発性メモリ装置を提供することを目的とする。

【0004】

【課題を解決するための手段】上記目的を達成するために、請求項 1 に記載の発明は、不揮発性メモリへ書き込むデータの論理アドレスが指定されたことに応じて、前記論理アドレスが割り当てられている旧物理アドレスおよび未使用の新物理アドレスを管理テーブルで検索し、前記論理アドレス、旧物理アドレスおよび新物理アドレスをそれぞれ論理アドレス格納手段、旧物理アドレス格納手段および新物理アドレス格納手段に格納するとともに、書き込み中フラグを有効にした後に前記データを前記不揮発性メモリの前記新物理アドレスに書き込み、書き込み完了後に前記旧物理アドレスに割り当てられている前記論理アドレスを未使用状態に、前記新物理アドレスに前記論理アドレスを割り当てるように前記管理テーブルを更新するとともに前記書き込み中フラグを無効にするように制御し、

に、書き込み中フラグを有効にした後に前記データを前記不揮発性メモリの前記新物理アドレスに書き込み、書き込み完了後に前記旧物理アドレスに割り当てられている前記論理アドレスを未使用状態に、前記新物理アドレスに前記論理アドレスを割り当てるように前記管理テーブルを更新するとともに前記書き込み中フラグを無効にするように制御し、また、前記不揮発性メモリの再起動時に、前記書き込み中フラグが有効である場合には、前記新物理アドレス格納手段に格納されている新物理アドレスに割り当てられている論理アドレスを未使用状態に、前記旧物理アドレス格納手段に格納されている旧物理アドレスに割り当てられている論理アドレスを前記論理アドレス格納手段に格納されている前記論理アドレスに戻すように前記管理テーブルを更新した後に、前記書き込み中フラグを無効にするように制御することを特徴とする。

【0005】請求項2に記載の発明は、請求項1に記載の不揮発性メモリにおける自己修復方法において、前記不揮発性メモリは、メモリアドまたはハードディスク装置または光ディスク装置であることを特徴とする。

【0006】請求項3に記載の発明は、データ書き込み中に電源断や異常発生により書き込みを中止した場合、再立上げ時にデータ書き込み前の状態に復元する自己修復機能付きの不揮発性メモリ装置において、データを記憶する不揮発性記憶手段と、前記不揮発性記憶手段にデータを書き込むデータ書き込み手段と、前記不揮発性記憶手段へ書き込み指定されたデータの論理アドレスを格納する論理アドレス格納手段と、前記論理アドレスと前記不揮発性記憶手段の実際の格納位置を示す物理アドレスとの割り当て状態を示す管理テーブルと、前記論理アドレスに割り当てられた旧物理アドレスと未使用状態の新物理アドレスを前記管理テーブルで検索する機能と、前記旧物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻し前記新物理アドレスを前記論理アドレスに割り当てるか、または前記旧物理アドレスを未使用状態から前記論理アドレスに割り当て前記新物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻すように前記管理テーブルを更新する機能とを有する管理テーブル制御手段と、前記旧物理アドレスを格納する旧物理アドレス格納手段と、前記新物理アドレスを格納する新物理アドレス格納手段と、前記データ書き込み手段により前記不揮発性記憶手段にデータ書き込み中は有効を保持し、書き込み完了で無効を保持するデータ書き込み中フラグと、前記不揮発性メモリの再起動時に、前記データ書き込み中フラグが有効を保持している場合には、前記新物理アドレスに割り当てられた前記論理アドレスを未使用状態に戻すとともに、前記旧物理アドレスの割り当てて未使用状態から前記バッファメモリ格納手段に格納された論理アドレスに戻すように管理テーブルを更新するように管理テーブル制御手段に指示す

るとともに、前記データ書き込み中フラグを無効にするように制御するデータ復元制御手段とを少なくとも具備することを特徴とする。

【0007】請求項4に記載の発明は、請求項3に記載の不揮発性メモリ装置において、前記不揮発性メモリは、ICメモリまたはハードディスク装置または光ディスク装置であることを特徴とする。

【0008】

【発明の実施の形態】以下、本発明の実施の形態による不揮発性メモリの自己修復方法および不揮発性メモリ装置について、図1を参照して説明する。図1は同実施の形態によるメモリアドのブロック図である。図1において、101はメモリアド、102は外部の読み出し/書き込み器と接続するためのコネクタである。103はメモリ106への書き込み中を表示する1ビットの不揮発性メモリで構成される書き込み中フラグである。104はメモリアド101の内部に存在する全領域を指定することができるアドレス内容を記憶するための不揮発性メモリで構成されるアドレスバッファ、105はメモリ106の1処理単位のデータを記憶するための不揮発性メモリで構成されるデータバッファである。

【0009】メモリ106はメモリアド101の内部にて本来保存したいデータおよび、対象データを管理するために必要な管理データを合わせたデータを記憶するための不揮発性メモリである。一般的に、管理データはメモリの書き換え回数やデータの誤り訂正に必要な冗長データを含んでおり、管理データが誤っているとメモリアド101自体の動作、信頼性に重大な悪影響を与えると考えられる。また、107はメモリアド101の各部を制御するコントローラ回路である。

【0010】次に、本発明の実施形態のデータ書き込み動作について、図1、図2を参照して説明する。図2は、図1のメモリアド101における通常のデータ書き込み処理を示すフローチャートである。メモリアド101へのデータ書き込みを行うにあたって、メモリアド101内のメモリ106の対象領域を指定するアドレスが書き込み/読み出し器から指定される(202)。コントローラ回路107は、指定されたアドレスをアドレスバッファ104に設定する(203)。この状態で書き込み/読み出し器より書き込みコマンドが発行される(204)。

【0011】コントローラ回路107は、書き込みコマンドを受け取った後、アドレスバッファ104が示すメモリ106の領域に書き込まれているデータを読み出し、データバッファ105に退避する(205)。また、書き込み中であることを示す書き込み中フラグ103を有効状態に設定する(206)。そして、書き込み/読み出し器から受け取ったデータを、アドレスバッファ104が示すメモリ106の領域に書き込む(207)。以上の動作が完了した後、書き込み中フラグ1

03を無効状態とする(Ｓ208)。

【0012】次に、本実施形態のメモ리카ードの起動時(電源投入時)の動作を図3を参照して説明する。図3は、本実施形態のメモ리카ードにおける起動時の処理を示すフローチャートである。メモ리카ード101への電源が投入されると(Ｓ301)、メモ리카ード101の内部を動作可能状態とするために各種の初期設定が行われる(Ｓ302)。初期設定が完了した後、書き込み中フラグ103の状態を確認し(Ｓ303)、無効状態になっている場合には、そのまま書き込み/読み出し器からの処理待ち状態になる(Ｓ305)。書き込み中フラグ103が有効状態になっている場合には、データバッファ105の内容をアドレスバッファ104の示すメモリ106の領域に復元し(Ｓ304)、書き込み/読み出し器からの処理待ち状態になる(Ｓ305)。

【0013】次に、本発明の他の実施の形態について、図4を参照して説明する。図4は本実施形態のメモ리카ードの構成を示すブロック図である。図4において、図1と同一部分には同一符号を付してその説明を省略する。401はメモ리카ードであり、404は外部の書き込み/読み出し器からメモリ106の領域を指定するアドレス(論理アドレス)を格納する論理アドレスバッファである。405は指定された論理アドレスに割り当てられたデータ書換え前の旧データを格納していたメモリ106の物理アドレスを格納する旧物理アドレスバッファである。406は書き込み/読み出し器からのデータを書き込むために論理アドレスに新たに割り当てられたメモリ106の物理アドレスを格納する新物理アドレスバッファである。また、407は書き込み/読み出し器から指定される論理アドレスと実際のデータ格納位置を示す物理アドレスとの割り当てを管理するためのデータ割り当てテーブルである。409はメモ리카ード401の各部を制御するコントローラ回路である。

【0014】次に、本実施形態における、書き込み/読み出し器から指定される論理アドレスとメモ리카ード401のメモリ106のデータを記憶する物理アドレスとの割り当てを動的に管理するための方法について、図4、図5を参照して説明する。図5は図4のデータ割り当てテーブル407の構成を示す図である。図4のデータ割り当てテーブル407は、メモ리카ード401の全領域のアドレス数に対して割り当てられた論理アドレスをすべて格納できる容量を持つ。また、本実施形態においては、図5に示すように、任意の物理アドレスに対して実際には存在しない論理アドレス“9999”がデータ割り当てテーブル407に格納されている場合には、対象となる物理アドレスに相当するメモリ領域は使用されていないことを示す。即ち、論理アドレスとして“311”を書き込み対象として指定した場合には、実際にはメモ리카ード401の内部の物理アドレス“0”が書き込み対象の領域となる。また、物理アドレス“1”に

は論理アドレスとして“9999”が設定されているため、物理アドレス“1”が示すメモリ領域は、使用されていないことになる。

【0015】次に、本実施形態の動作について、図4、図5、図6を参照して説明する。図6は図4のデータ書き込み時の処理を示すフローチャートである。図6において、書き込み/読み出し器からデータを書き込む論理アドレスが指定される(Ｓ602)。コントローラ回路409は、指定された論理アドレスを論理アドレスバッファ404に格納する(Ｓ603)。次に、コントローラ回路409は、データ割り当てテーブル407を参照して、指定された論理アドレスが示す物理アドレス(旧物理アドレス)および、使用されていない物理アドレス(新物理アドレス)一つを探索する(Ｓ604)。そして、探索した旧物理アドレスおよび新物理アドレスをそれぞれ旧物理アドレスバッファ405および新物理アドレスバッファ406に格納する(Ｓ605)。格納が完了した後、書き込み中フラグ103を有効状態に設定する(Ｓ606)。

【0016】次に、新物理アドレスバッファ406の示すメモリ領域に書き込み/読み出し器から受け取ったデータを書き込む(Ｓ607)。そして、データ割り当てテーブル407の更新処理を行う(Ｓ608)。この更新処理は、具体的には、旧物理アドレスバッファ405の示すデータ割り当てテーブル407の物理アドレスに割り当てられた論理アドレスの値を未使用状態“9999”とし、新物理アドレスバッファ406の示すデータ割り当てテーブル407の物理アドレスに割り当てられた論理アドレスの値を論理アドレスバッファ404の示す値に変更する。最後に、書き込み中フラグ403を無効状態に設定し、書き込み処理が正常終了することになる(Ｓ609)。

【0017】次に、本実施形態のメモ리카ード401の起動時(電源投入時)の動作について、図4、図5、図7を参照して説明する。図7は本実施形態の起動時の処理を示すフローチャートである。最初に、メモ리카ード401への電源が投入されると、メモ리카ード401の初期化を実行する(Ｓ702)。次に、書き込み中フラグ403の状態を確認し(Ｓ703)、無効状態の場合にはそのまま書き込み/読み出し器からの処理待ちとなる(Ｓ705)。有効状態の場合には、前回の書き込み中に書き込みが中断されていることを示しているため、復元処理を行う(Ｓ704)。この復元方法は、新物理アドレスバッファ406の示すデータ割り当てテーブル407の物理アドレスに割り当てられた論理アドレスを論理アドレスバッファ405の示すデータ割り当てテーブル407の物理アドレスに割り当てられた論理アドレスを論理アドレスバッファ404の示す値とすることにより完了する。

【0018】上記した各実施形態においてはメモ리카ード

ドの場合について説明したが、本発明は不揮発性メモリ全般を対象としており、ＩＣメモリの他、ハードディスク装置、光ディスク装置等の不揮発性記憶媒体を用いた場合にも本発明を適用することができる。

【0019】

【発明の効果】以上説明したように、この発明によれば、論理アドレスと物理アドレスを管理するデータ割り当てテーブルを設け、データの書き込み処理に先立ち、論理アドレスとデータ書き換え前の物理アドレスと新たに割り当てられたデータを書き込むための物理アドレスを、それぞれ論理アドレスバッファ、旧物理アドレスバッファ、新物理アドレスバッファに格納するとともに、書き込み中フラグを有効にしてから書き込みデータをメモリに書き込み、書き込み完了後にデータ割り当てテーブルを更新するとともに書き込み中フラグを無効にする。その結果、電源断等により書き込みが途中で終了した場合でも、次にメモリカードを再立ち上げた時に、書き込み中フラグの状態を確認して中断した書き込み実行前の状態に復元することが可能となる。

【図面の簡単な説明】

【図1】 この発明の一実施形態によるメモリカードの構成を示すブロック図である。

【図2】 図1のメモリカードの書き込み時の処理を示*

*すフローチャートである。

【図3】 図1のメモリカードの起動時（電源投入時）の処理を示すフローチャートである。

【図4】 この発明の他の実施形態によるメモリカードの構成を示すブロック図である。

【図5】 図4のデータ割り当てテーブル407の構成を示す図である。

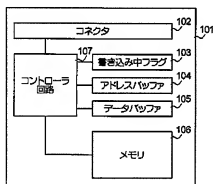
【図6】 図4のメモリカードの書き込み時の処理を示すフローチャートである。

10 【図7】 図4のメモリカードの起動時（電源投入時）の処理を示すフローチャートである。

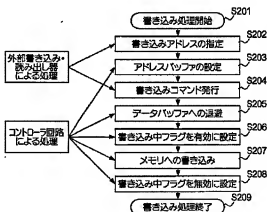
【符号の説明】

101、401…メモリカード 102…コネクタ
103…書き込み中フラグ 104…アドレスバッファ
105…データバッファ 106…メモリ
107、409…コントローラ回路 404…論理アドレスバッファ
20 405…旧物理アドレスバッファ 406…新物理アドレスバッファ
407…データ割り当てテーブル

【図1】



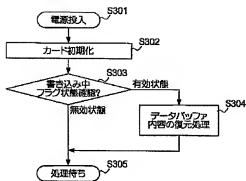
【図2】



【図5】

物理アドレス	論理アドレス
0	311
1	9999
2	9017
3	6276
...	...

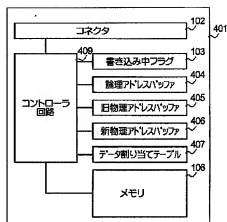
【図3】



【図6】



【図4】



【図7】

